

VGA 接口实验

这里要说的 VGA 显示用的是通用的电脑显示器。它的应用背景以及更多的知识建议大家到网络上搜，介绍文章很多。它的接口如图 5.10 所示。

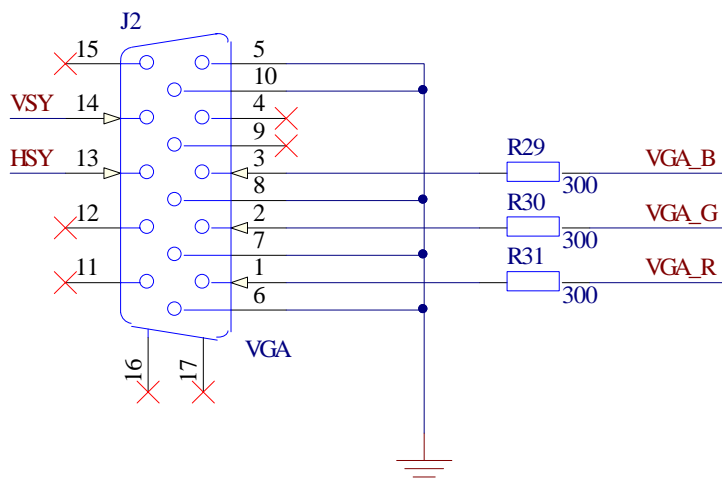


图 5.10 VGA 接口

标准 VGA 接口一共有 15 个接口（拔下任何一台 VGA 液晶或是 CRT 显示器看看就知道了）。真正用到的信号接口不多，就五个，HSYNC 是行同步信号，VSYNC 是场同步信号，同步信号就是为了让 VGA 显示器接收部分知道送来的数据是对应哪一行哪一列的哪一个像素点的。VGA_R、VGA_G、VGA_B 是三原色信号，这三个信号接口的输入都是模拟信号（标准为 0-0.7V），所以它们都有相应的地线需要连接。我们使用的这块学习板的接口做得比较简单，直接用 I/O 口去连接 VGA 的五个信号接口，并且三原色信号接口输入的只可能是数字信号（0 或 1），因此驱动液晶屏上显示的颜色最多也就 8 种。一般来说，可以在 FPGA/CPLD 和 VGA 接口间加一个 DAC 芯片，这样就可能实现 65536 种或者更多色彩的显示。

VGA 的接口时序如图 5.11 所示，场同步信号 VSYNC 在每帧开始的时候产生一个固定宽度的低脉冲，行同步信号 HSYNC 在每行开始的时候产生一个固定宽度的低脉冲，数据在某些固定的行和列交汇处有效。

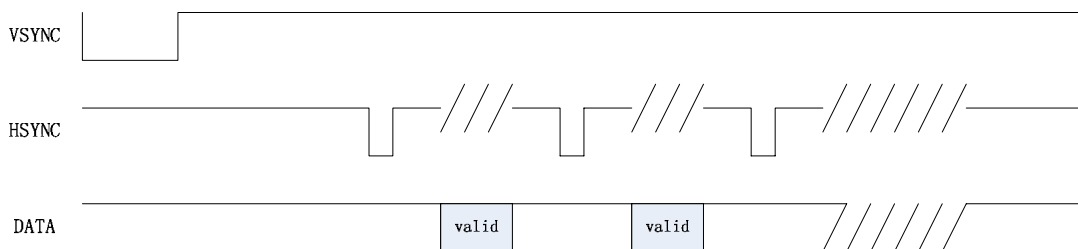


图 5.11 VGA 时序图

对于一个刷新频率为 60Hz，分辨率为 800*600，时钟为 50MHz 的驱动设计，表 5.9 为它的脉冲计数表。

表 5.9 VGA 时序表

同步脉冲	后沿	显示脉冲	后沿	帧长
120	67	800	52	1039
6	25	600	56	687

该工程设计需要在 VGA 显示器上显示背景为蓝色，中央显示一个绿色的边框和一个粉色的矩形。代码实现中，两个计数器 x_cnt 和 y_cnt 分别对应行和列计数，后面的 HSYNC 信号和 VSYNC 信号以及显示数据的控制都是由这两个计数器决定的。该工程的接口定义如表 5.10 所示。

表 5.10 VGA 实验接口定义

信号名称	方向	描述
clk	input	时钟信号，50MHz
rst_n	input	复位信号，低电平有效
hsync	output	行同步信号，低电平有效
vsync	output	场同步信号，低电平有效
vga_r	output	VGA 色彩信号
vga_g	output	VGA 色彩信号
vga_b	output	VGA 色彩信号

购买 SF-EP1C FPGA 开发板 <http://group.ednchina.com/1375/27650.aspx>

北航出版社将于 2010 年 3 月份前后出版《深入浅出玩转 FPGA》一书，欢迎各位网友到时购买，作为本视频和学习板/开发板的参考教材

特权

2009.11