

PS2 键盘解码实验

相信大家对 PS/2 都不会陌生，我们所使用的鼠标、键盘大多是基于 PS/2 接口设计的。虽然基于 USB 接口的鼠标、键盘大有取而代之之势，但是依然阻止不了我们掌握 PS/2 接口的强烈欲望，而使用 verilog 来做 PS/2 的解码可以帮助我们更透彻地理解 PS/2 的传输协议。所以，下面就让特权同学带领大家一步一步掌握 PS/2 的传输协议。

如图 5.15 所示，PS/2 标准使用了 6 个接口。各个接口的定义如表 5.12 所示。

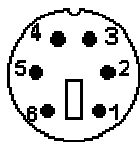


图 5.15 PS/2 标准接口

表 5.12 PS/2 管脚说明

| 管脚号 | 信号名 | 描述 |
|-----|------|--------|
| 1 | DATA | 数据信号 |
| 2 | N. C | 不连接 |
| 3 | GND | 数字地 |
| 4 | VCC | +5V 电源 |
| 5 | CLK | 时钟信号 |
| 6 | N. C | 不连接 |

数据帧格式如图 5.16 所示，起始位为低电平，停止位为高电平，应答位仅用在主机对设备的通讯中使用。如果数据位中 1 的个数为偶数，校验位就为 1；如果数据位中 1 的个数为奇数，校验位就为 0；总之，数据位中 1 的个数加上校验位中 1 的个数总为奇数，因此总进行奇校验。（是不是发现它的数据传输和串口很像呢！）

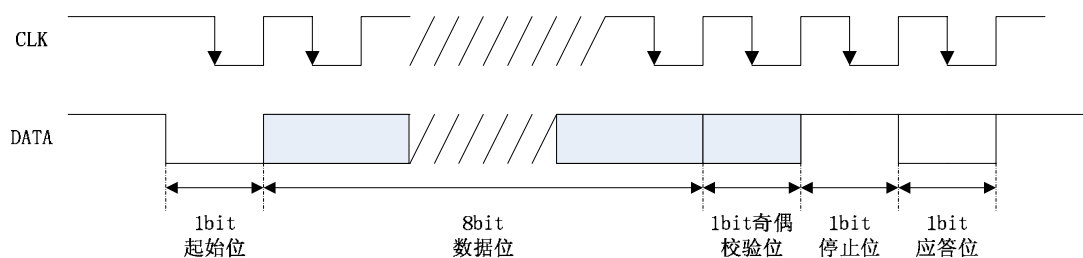


图 5.16 PS/2 数据帧格式

PC 通过 PS/2 接口与从设备通信时，总在时钟的下降沿读取数据。

下面介绍键盘编码返回值，键盘的返回值并不是和一般 ASCII 码相对应。键盘的处理器如果发现有键被按下、释放或按住键盘，将发送扫描码的信息包到计算机。扫描码有两种不同类型的通码和断码，当一个键被按下或按住，就发送通码；当一个键被释放，就发送断码。每个按键被分配了唯一的通码和断码，这样主机通过查找唯一的扫描码就可以测定是哪个按键。每个键一整套的通断码组成了扫描码集，有三套标准的扫描码集，分别是第一套、第二套和第三套。所有现代的键盘默认使用第二套扫描码。

虽然多数第二套通码都只有一个字节宽，但也有少数扩展按键的通码是两字节或四字节宽，这类的通码第一个字节总是为 8' he0。

正如有键按下，通码就被发往计算机一样，只要键一释放，断码就会被发送。每个键都有它自己唯一的通码，它们也都有唯一的断码。幸运的是你不用总是通过查表来找出按键的断码，在通码和断码之间存在着必然的联系。多数第二套断码有两字节长，它们的第一个字节是 8' hf0；第二个字节是这个键的通码扩展按键的断码，通常有三个字节，它们前两个字节是 8' he0，8' hf0，最后一个字节是这个按键通码的最后一个字节。

下面举个实例进行说明。通码和断码是以什么样的序列发送到计算机，从而使得字符 G 出现在字符显示框的呢？因为这是一个大写字母，可能需要依次发生下面的事件：按下 Shift 键，按下 G 键，释放 G 键，释放 Shift 键。与这些时间相关的扫描码如下：Shift 键的通码 8' h12，G 键的通码 8' h34，G 键的断码 8' hf0 8' h34，Shift 键的断码 8' hf0 8' h12，因此发送到计算机的数据应该是：8' h12 8' h34 8' hf0 8' h34 8' hf0 8' h12。

第二套键盘扫描码以及工程源代码参考配套光盘。

如图 5.17 所示，PS/2 接口 PIN1 和 PIN5 连接到 CPLD 的 I/O 口。CPLD 只要

根据这两个接口的一定时序关系进行解码即可。

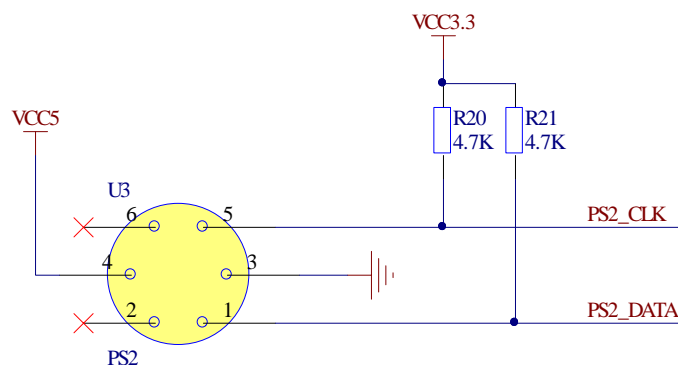


图 5.17 PS/2 接口

如果是第一次接触 PS/2 协议的朋友，上面这些说明可能还不足以深入认识 PS/2 接口，但是边练边学，遇到不明白的再回头找资料也是一个不错的学习手段。

下面要开始动手实践了，我们要做的是个相对比较容易的实验，达到入门的目的即可，有兴趣的朋友可以在这个基础上继续更深入的研究。

该实验要实现 CPLD 通过 PS/2 接收键盘的数据，然后把接收到的大写字母 A-Z 的键值转换成相应的 ASCII 码，再通过串口传送给 PC 机。只要字母按键被按下，就能在串口调试助手里显示相应字母。顶层模块的接口定义如表 5.13 所示。

表 5.13 PS/2 键盘解码实验接口定义

| 信号名称 | 方向 | 描述 |
|-----------|--------|--------------|
| clk | input | 时钟信号，50MHz |
| rst_n | input | 复位信号，低电平有效 |
| ps2k_clk | input | PS/2 接口时钟信号 |
| ps2k_data | input | PS/2 接口数据信号 |
| rs232_tx | output | RS232 发送数据信号 |

如图 5.18 所示，除了顶层模块 (ps2_key)，三个底层模块分别为 PS/2 传输处理模块 (ps2scan)、串口传输模块 (my_uart_tx) 以及串口波特率选择模块 (speed_select)。

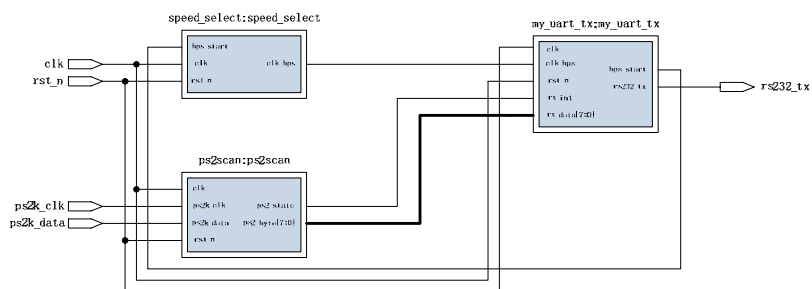


图 5.18 PS/2 接口 RTL 视图

该代码下载完成后,接上 PS/2 键盘(注意 PS/2 一般不支持热拔插,最好 CPLD 下载后在掉电状态下插入 PS/2 键盘,然后上电),随后打开串口调试助手,如果按下键盘上 A-Z 任意个键,串口调试助手即可显示相应字母。

欢迎加入 EDN 网站 FPGA/CPLD 助学小组 <http://group.ednchina.com/1375/>

购买 BJ-EPM240 CPLD 学习板 <http://group.ednchina.com/1375/23842.aspx>

购买 SF-EP1C FPGA 开发板 <http://group.ednchina.com/1375/27650.aspx>

北航出版社将于 2010 年 3 月份前后出版《深入浅出玩转 FPGA》一书,欢迎各位网友到时购买,作为本视频和学习板/开发板的参考教材

特权

2009.11