

MAX II 内部震荡时钟使用实例

MAXII 器件的内部振荡器是用户闪存（UFM）的组成部分。内部振荡器能够满足很多设计对时钟的需求，这样就可以不需要外接晶振作为系统时钟。不但减少了元件数量，节省了电路板面积，而且还降低了系统总成本。

内部振荡器具有以下特性：

- 未分频内部振荡器工作频率范围在 13.33 MHz 至 22.22 MHz 之间。振荡器输出频率 OSC 是未分频频率的四分之一，在 3.3 MHz 到 5.5MHz 之间。
- 不需要例化 UFM 就可以例化内部振荡器。这可以通过使用 Quartus II 软件的 MAX II 振荡器宏功能来实现。

下面重点说明如何配置宏功能来使用内部振荡器。配置宏功能的方法是普遍适用的，希望大家熟练掌握。

- ① 新建工程，并建一个 verilog 文档作为顶层设计文件。
- ② 配置内部振荡器的宏功能。点击 Tools→MegaWizard Plug-In Manager…，弹出如图 5.25 所示的对话框。使用第一个默认选项新建一个宏功能，再点击“next”。



图 5.25 新建宏功能

然后在新弹出的窗口中如图 5.26 进行选择设置。功能部分选择 I/O 下拉选项的最后一个“MAX II oscillator”，器件选择“MAX II”，语言选择“Verilog HDL”，在输出文件最后加上文件名，这里命名为“internal_osc”。完成设置后点击“next”。

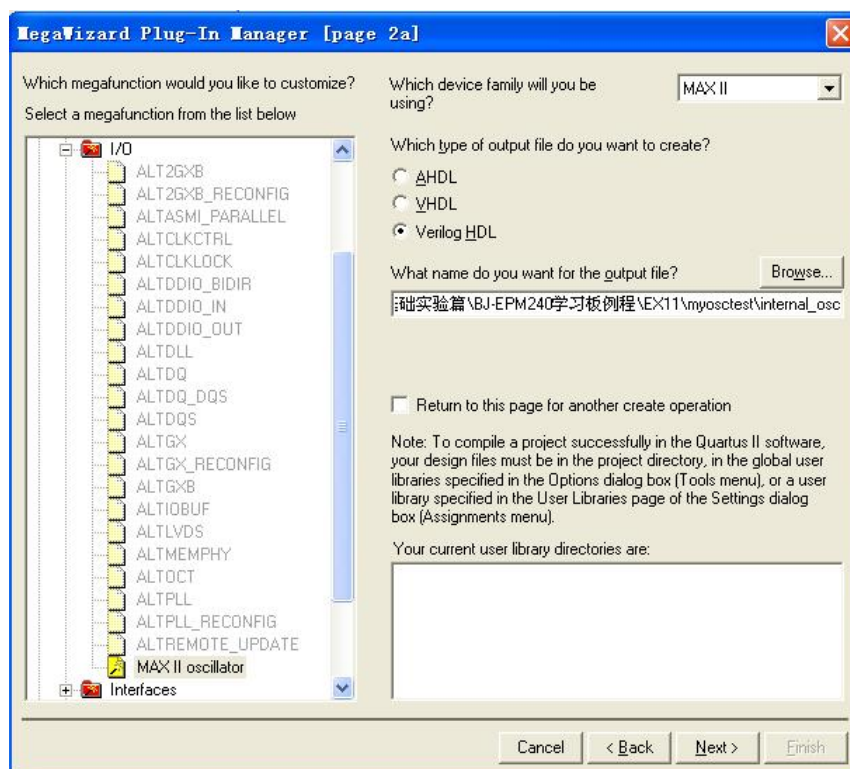


图 5.26 选择内部晶振时钟

③ 往后就是具体的晶振的设置了，在第一步 Parameter Setting 里选择使用的晶振频率，EDA 里也没有需要设置的，Summary 里选择需要的输出文件即可。

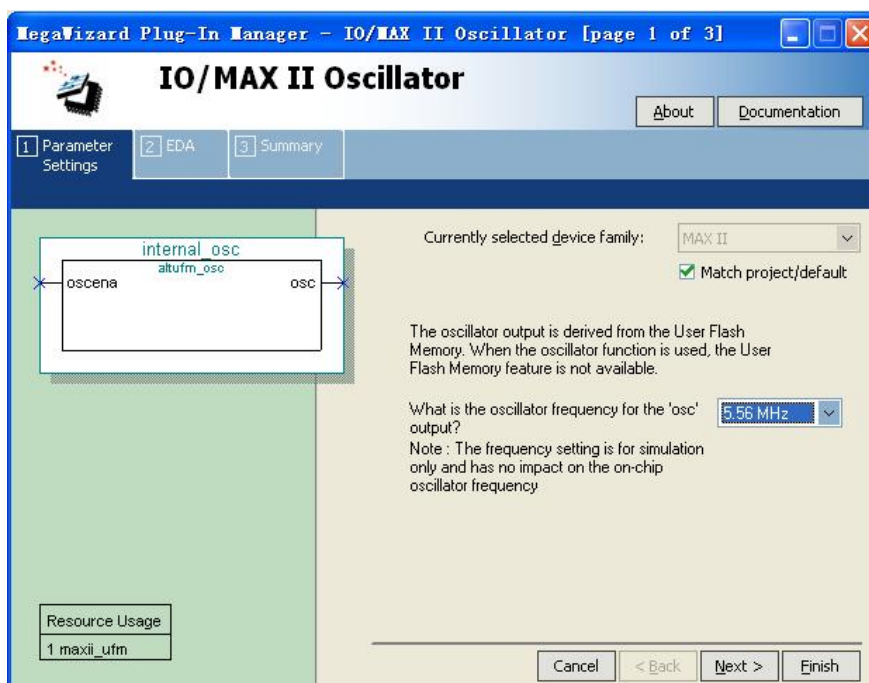


图 5.27 参数设置

File	Description
<input checked="" type="checkbox"/> internal_osc.v	Variation file
<input type="checkbox"/> internal_osc.inc	AHDL Include file
<input type="checkbox"/> internal_osc.cmp	VHDL component declaration file
<input checked="" type="checkbox"/> internal_osc.bsf	Quartus II symbol file
<input checked="" type="checkbox"/> internal_osc_inst.v	Instantiation template file
<input checked="" type="checkbox"/> internal_osc_bb.v	Verilog HDL black-box file

图 5.28 输出文件选择

在配置完成后点击“Finish”即可，然后到文件输出的文件夹下找到 internal_osc_inst.v 文件，它是一个配置好的宏功能的例化文件，拷贝到我们的工程顶层下进行更改。更改后的顶层源代码如下：

```
module myosctest(
    rst_n,
    clkdiv
);

input rst_n;    //低电平复位信号
output clkdiv;  //输出测试 8 分频信号

wire cscena = 1'b1; //始终使能内部振荡器工作
wire clk;          //器件内部震荡时钟, 3.3M~5.6M(仿真时钟 5.56M)

internal_osc    internal_osc(
    .oscena(cscena),
    .osc(clk)
);

//8 分频代码//
reg[2:0] cnt;

always @(posedge clk or negedge rst_n)
    if(!rst_n) cnt <= 3'd0;
    else cnt <= cnt+1'b1;
assign clkdiv = cnt[2];

endmodule
```

上面的代码除了例化晶振外，还使用了该晶振进行一个 8 分频的测试。仿真

测试的波形如图 5.28 所示。

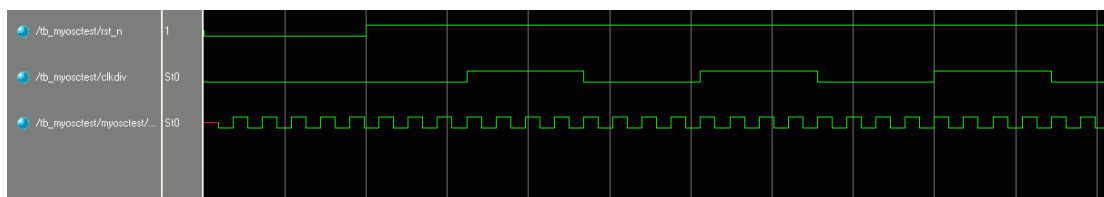


图 5.28 内部晶振实验仿真波形

欢迎加入 EDN 网站 FPGA/CPLD 助学小组 <http://group.ednchina.com/1375/>

购买 BJ-EPM240 CPLD 学习板 <http://group.ednchina.com/1375/23842.aspx>

购买 SF-EP1C FPGA 开发板 <http://group.ednchina.com/1375/27650.aspx>

北航出版社将于 2010 年 3 月份前后出版《深入浅出玩转 FPGA》一书，欢迎各位
网友到时购买，作为本视频和学习板/开发板的参考教材

特权

2009.11