

AS 和 JTAG 配置方式

与 CPLD 不同, FPGA 是基于 SRAM 结构的(Actel 也有基于 Flash 结构的 FPGA, 但不是今天讨论的重点), 所以 FPGA 每次上电都需要重新配置, 而不像 CPLD 那样能够直接运行固化在芯片内的代码。大家对 JTAG 的下载也许都很熟悉了, 但是转到 FPGA 的时候多多少少有些迷惑。怎么出现配置芯片了呢? 为什么有不同的下载电缆, 不同的下载模式呢?

FPGA 器件有三类配置下载方式: 主动配置方式 (AS)、被动配置方式 (PS) 和最常用的基于 JTAG 的配置方式。

AS 方式由 FPGA 器件引导配置操作过程, 它控制着外部存储器和初始化过程, EPCS 系列配置芯片如 EPCS1、EPCS4 等配置器件专供 AS 模式。使用 Altera 串行配置器件来完成, FPGA 器件处于主动地位, 配置器件处于从属地位。配置数据通过 DATA0 引脚送入 FPGA。配置数据被同步在 DCLK 输入上, 1 个时钟周期传送 1 位数据。

PS 方式则由外部计算机或其它控制器控制配置过程。通过加强型配置器件 (EPC16, EPC8, EPC4) 等配置器件来完成, 在 PS 配置期间, 配置数据从外部储存部件通过 DATA0 引脚送入 FPGA。配置数据在 DCLK 上升沿锁存, 1 个时钟周期传送 1 位数据。

JTAG 接口是一个业界标准, 主要用于芯片测试等功能。使用 IEEE Std 1149.1 联合边界扫描接口引脚, 支持 JAM STAPL 标准, 可以使用 Altera 下载电缆或主控制器来完成。

FPGA 在正常工作时, 它的配置数据存储于 SRAM 中, 加电时须重新下载。在实验系统中, 通常用计算机或控制器进行调试, 因此可以使用 PS。在实用系统中, 多数情况下必须由 FPGA 主动引导配置操作过程, 这时 FPGA 将主动从外围专用存储芯片中获得配置数据, 而此芯片中 FPGA 配置信息是用普通编程器将设计所得的 pof 格式的文件烧录进去。

下面就 SF-EP1C6 开发板平台上如何进行 AS 以及 JTAG 模式的配置下载进行说明。altera 的下载线一般有 Blaster II/Blaster MV/USB blaster, 标准的

Blaster II/USB blaster 下载线都可以配置 JTAG 模式和 AS 模式，而 Blaster MV 则无法配置 AS 模式，只能配置 JTAG 模式。一般来说，用户在调试时会选择 JTAG 模式来直接配置 FPGA，速度较快；使用 AS 模式配置 EPCS 系列的串行配置芯片。如果下载线无法工作于 AS 方式，那么并不意味着无法将代码烧录到配置芯片中（EPCS），同样可以使用 JTAG 方式把代码下载到配置芯片中（具体操作步骤后文会介绍）。对于用户而言，这三种下载线最大的差别只在下载的速度上。

1. AS 模式配置

该模式主要是将工程编译生成的.pof 烧录到串行配置芯片（我们的开发板使用的是 EPCS1）中，然后 FPGA 上电后从该配置芯片读取数据完成在线重配置过程。

对于一个实例工程的下载配置操作步骤如下：

- ① 将 Blaster II 或者 USB Blaster 下载线连接到开发板的相应插座上。
- ② 给开发板上电，同时开启 johnsonverilog 目录下的工程。
- ③ 点击菜单栏的 Programmer，如图 5.47 所示，进入下载配置页面。

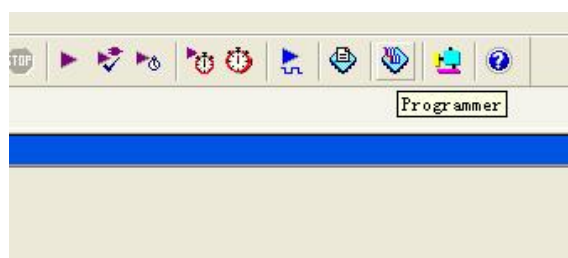


图 5.47 编程快捷键

④ 如果没有第一次进入如图 5.48 所示的下载配置页面时，没有显示下载线为 ByteBlasterII 或者 USB blaster，那么需要先点击 Hardware Setup 进入对话框选择用户当前所使用的下载线。

选择“Mode”后的下拉框为“Active Serial Programming”。点击“Add File...”，在弹出对话框选择该工程目录下的.pof 文件，点击“确定”。

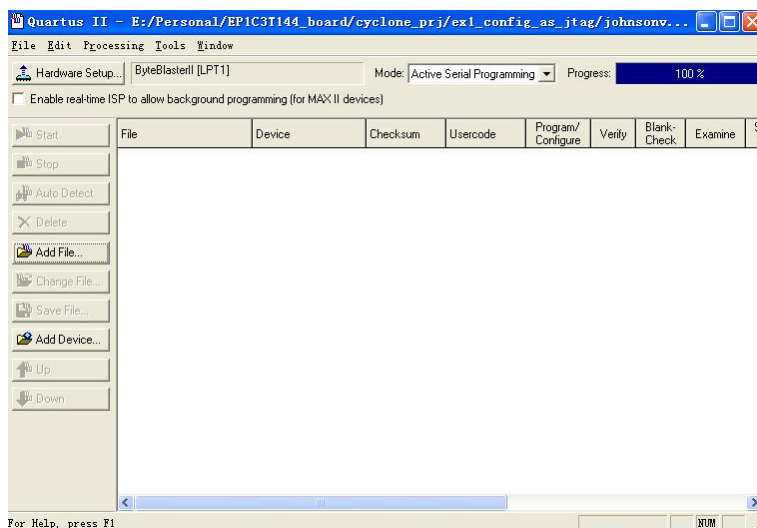


图 5.48 下载配置页面

⑤ 勾选“Program/Configure”。然后点击“Start”，等待 Progress 到 100%，如图 5.49 所示，完成配置过程。

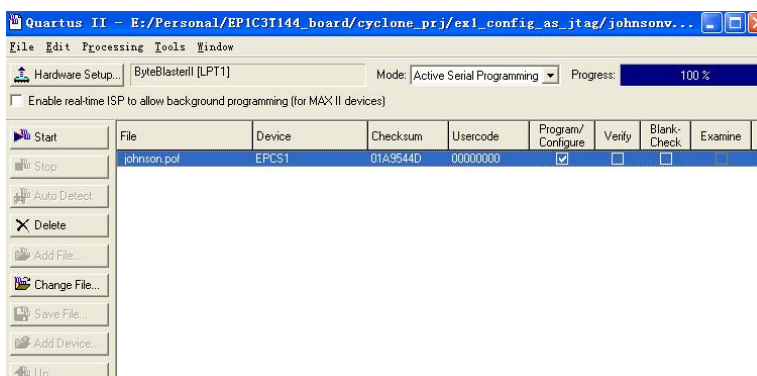


图 5.49 AS 配置完成

⑥ 给开发板下电，拔下下载线。然后重新给开发板上电，可以看到用户下载的流水灯代码跑起来了。

⑦ 可以尝试多次上电下电，代码还是流水灯。按下 RE_COF 键进行 FPGA 的重新配置，那么还是流水灯在跑。这说明了代码已经正确配置到 EPCS 芯片中。

2. JTAG 模式配置 FPGA

JTAG 模式主要是将工程编译生成的 .sof 烧录到 FPGA 中，如果下载完成后断电重新上电或者你按下 RE_COF 键进行 FPGA 的重新配置，将导致已经下载运行的代码丢失。

该模式下需要做如下工作：

- ① 将 Blaster II 或者 USB Blaster 下载线连接到开发板的相应插座上。
- ② 给开发板上电，同时开启 johnsonverilog 目录下的工程。

- ③ 点击菜单栏的 Programmer（如图 5.47 所示），进入下载配置页面。
- ④ 如果第一次进入该页面没有显示下载线为 Blaster MV，ByteBlasterII 或者 USB blaster，那么需要先点击 Hardware Setup 进入对话框选择用户当前所使用下载线。
选择“Mode”后的下拉框为“JTAG”。点击“Add File...”，在弹出对话框选择该工程目录下的.sof 文件，点击“确定”。
- ⑤ 勾选“Program/Configure”。然后点击“Start”，等待 Progress 到 100%，如图 5.50 所示，完成配置过程。

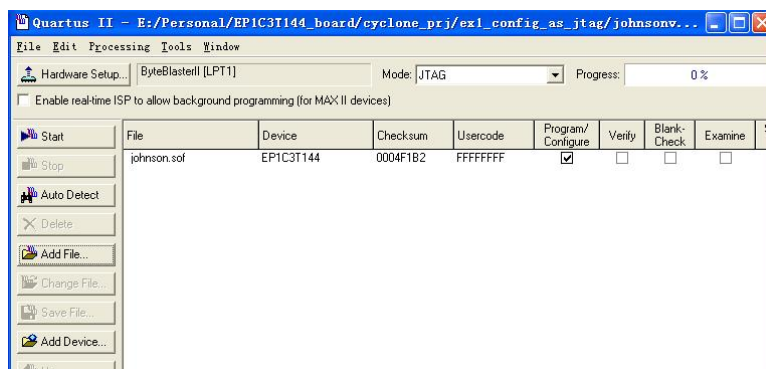


图 5.50 JTAG 配置完成

- ⑥ 无需拔下下载线，用户就可以看到所下载的流水灯跑起来了；
- ⑦ 如果用户想尝试下电后再上电，或者按下 RE_COF 键进行 FPGA 的重新配置，那么流水灯就不跑了，代码将会丢失。

从上面的实验过程中，用户会发现 JTAG 的模式下进行的下载时间短暂，而 AS 方式下的下载时间长一些。

3. JTAG 模式配置 EPCS

前面两种下载配置方式为大多数设计者所熟知，其实 JTAG 模式下也可以配置 EPCS，这种方式甚至可以免去 AS 专用的下载插座。

和一般 4 的下载方式相比，这种下载方需要先把.sof 文件转成.jic 文件，然后在 JTAG 模式下选择.jic 文件下载即可。

下面就让特权同学图文并茂的描述操作过程。

- ① 首先，必须编译并产生一个包含 FPGA 配置数据的 SRAM 目标文件(.sof)。默认情况下 Quartus II 在编译后都会产生.sof 的目标文件。
- ② 进入转换目标文件窗口，如图 5.51 所示，点击 Quarutus II 软件的“File→Convert Programming Files...”。

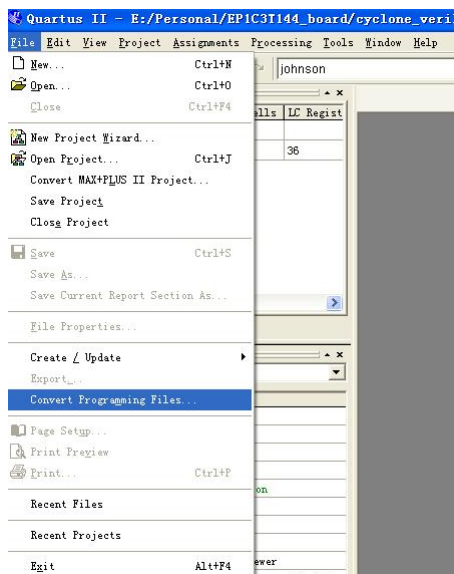


图 5.51 编程文件转换菜单

③ 弹出编程转换窗口如图 5.52 所示。

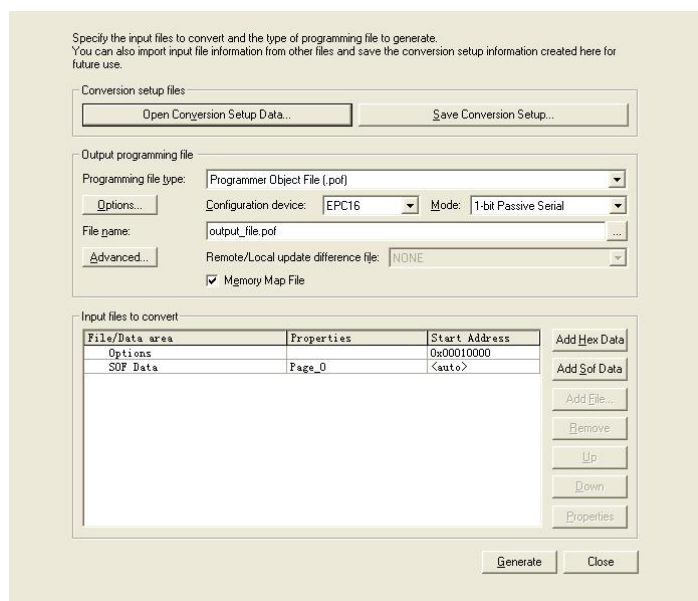


图 5.52 编程转换窗口

需要对上述窗口做如下设置：

Programming file type: 选择我们需要转换的文件类型为“JTAG Indirect Configuration File (.jic)”。

Configuration device: 选择我们 SF-EP1C 板子上使用的配置器件 EPC16。

File name: 输入转换后的文件名，我们命名为“johnson.jic”。

Input files to convert: 首先单击“Options”所在行，然后右侧的“Add File...”选项高亮，单击它。在弹出的窗口中选择“Cyclone→EP1C3”。如图 5.53 所

示。再单击“SOF Data”所在行，然后右侧的“Add File...”选项高亮，单击它。在弹出的窗口中选择“.sof”文件，这里就选择“johnson.sof”。

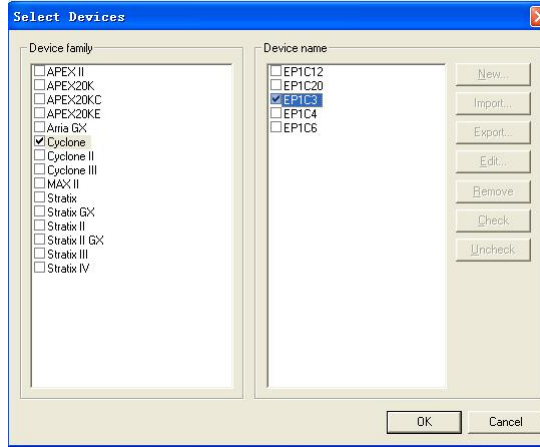


图 5.53 选择配置器件

④ 上述设置完成后得到如图 5.54 所示的新界面。说明设置已经完成，点击“Generate”后便会生成“.jic”的下载文件。

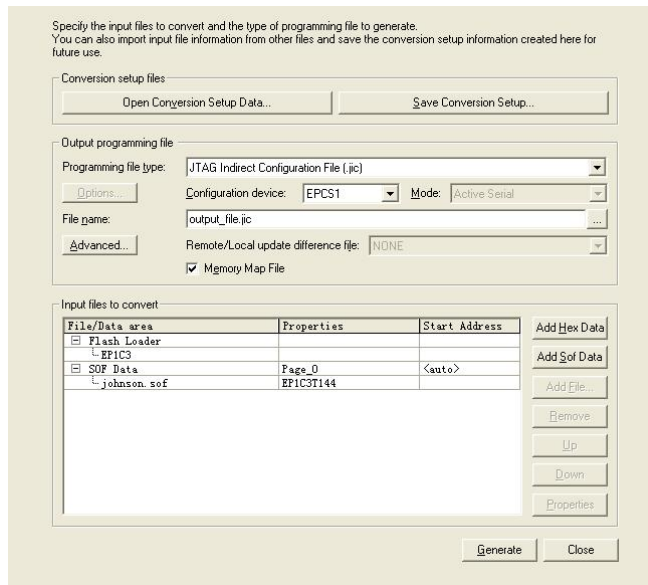


图 5.54 完成选项设置

⑤ 下面可以在 JTAG 模式下将“.jic”文件下载到 EPCS1 器件中。打开下载界面如图 5.55 所示，选择并添加好下载文件后即可点击 Start 进行下载（当然必须先将下载线缆连接到 JTAG 下载插座上，并且给 FPGA 上电）。

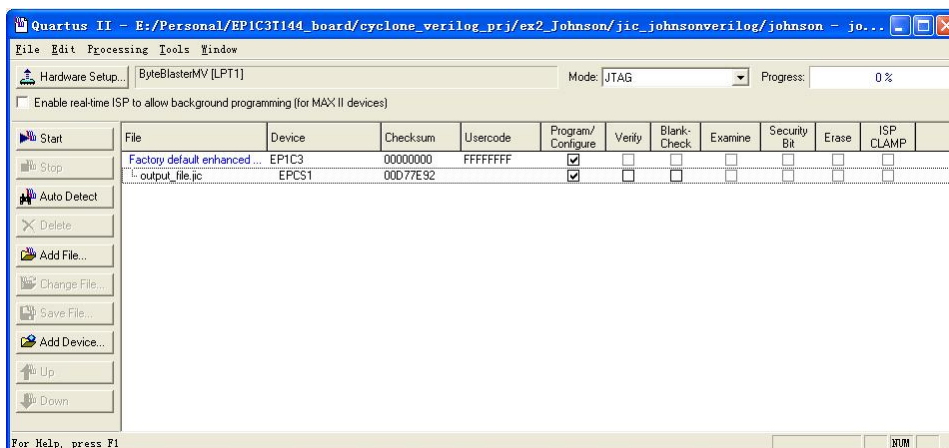


图 5.55 配置下载.jic

就这么简单，任务完成了。特权同学尝试过无论是 USB blaster ,Blaster II 还是 Blaster MV 都没问题。

欢迎加入 EDN 网站 FPGA/CPLD 助学小组 <http://group.ednchina.com/1375/>

购买 BJ-EPM240 CPLD 学习板 <http://group.ednchina.com/1375/23842.aspx>

购买 SF-EP1C FPGA 开发板 <http://group.ednchina.com/1375/27650.aspx>

北航出版社将于 2010 年 3 月份前后出版《深入浅出玩转 FPGA》一书，欢迎各位网友到时购买，作为本视频和学习板/开发板的参考教材

特权

2009.11