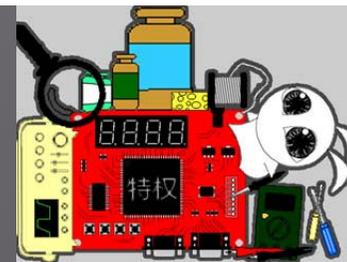


Lesson 3

FPGA开发流程概述



FPGA开发流程

——需求分析到模块划分

需求说明文档

器件选型：逻辑资源、功耗、IO数量、封装等

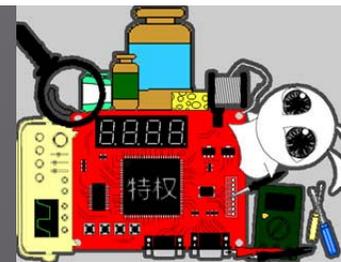
配置电路考虑

开发工具选择

电路板的可扩展性考虑

在线调试和板级调试考虑

分模块的设计



FPGA开发流程

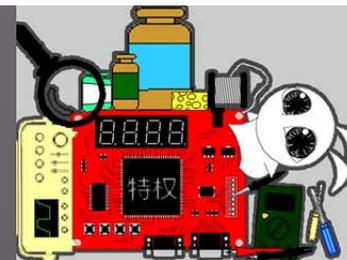
——设计输入到综合优化

设计输入：

原理图/Verilog/VHDL

综合：

是指将较高层次的电路描述转化为较低层次的电路描述。



FPGA开发流程

——实现到时序收敛

实现:

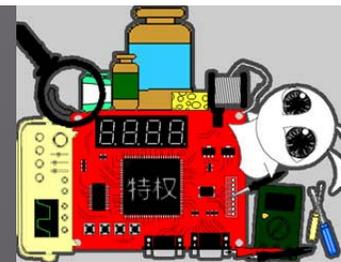
翻译——将综合后的结果转化成所选器件的底层模块和硬件原语

映射——将翻译的结果映射到具体器件上

布局布线——根据用户的设计约束，进行布局布线，完成FPGA内部逻辑的连接

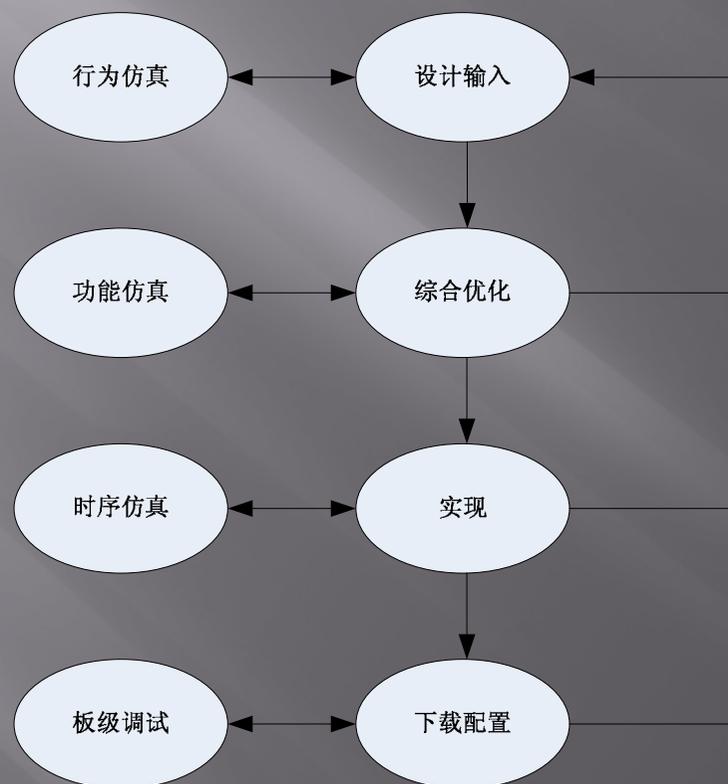
时序收敛:

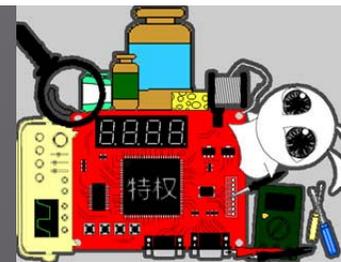
工具的最终布局布线结果满足设计者输入的时序约束要求



FPGA开发流程

— 仿真测试到板级调试





FPGA开发流程

— — 仿真测试到板级调试

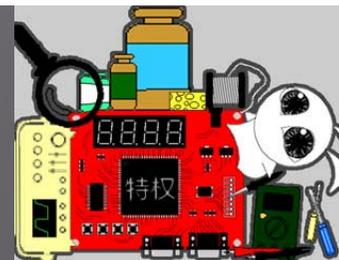
SignalProbe

SignalTap II

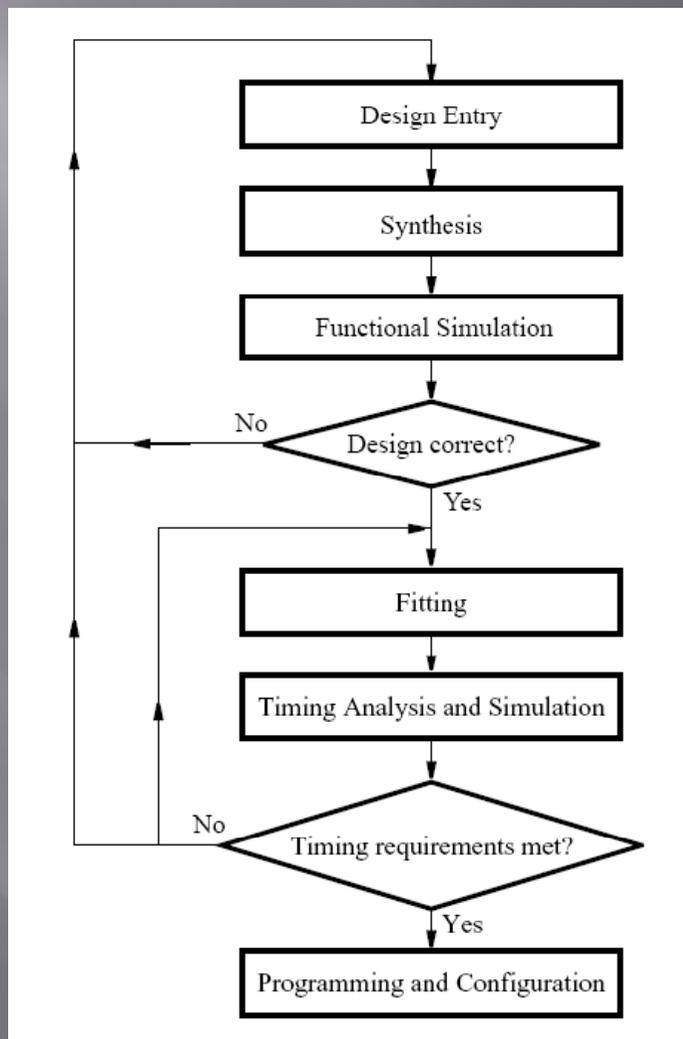
Logic Analyzer Interface

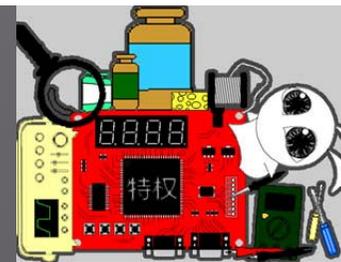
In-System Memory Content Editor

In-System Sources and Probes



基于Quartus II的开发流程





推荐好书:

《Rapid System Prototyping with FPGAs》